МИНИИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение высшего образования

**«Вятский государственный университет»**

Факультет автоматики и вычислительной техники

Кафедра электронных вычислительных машин

Допущено к защите

Руководитель проекта

\_\_\_\_\_\_/Клюкин В.Л./

(подпись) (Ф.И.О.)

«\_\_» \_\_\_\_\_\_\_\_\_ 2016 г.

Разработка операционной части арифметико-логического устройства

Пояснительная записка курсовой работы

по дисциплине

«Проектирование цифровых устройств»

ТПЖА.090301.063 ПЗ

Разработал студент группы ИВТ-31 \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ /Дубайлов К. Н./

(подпись)

Руководитель доцент кафедры ЭВМ \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ / Клюкин В.Л./

(подпись)

Проект защищен с оценкой «\_\_\_\_\_\_\_\_\_\_\_\_» «\_\_\_» \_\_\_\_\_\_\_\_2016 г.

Члены комиссии \_\_\_\_\_\_\_\_\_\_\_/\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_/

(подпись) (Ф.И.О)

\_\_\_\_\_\_\_\_\_\_\_/\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_/

(подпись) (Ф.И.О)

Киров 2016

УДК 004.4

Реферат

Дубайлов К.Н. Разработка операционной части арифметико-логического устройства. ТПЖА.090301.063 ПЗ: Курс. проект / ВятГУ, каф. ЭВМ; рук. Клюкин В.Л. – Киров, 2016. Графическая часть 4 л. – ф.А2; ПЗ 70 с., 5 источника, 12 прил.

АРИФМЕТИКО-ЛОГИЧЕСКОЕ УСТРОЙСТВО, ОПЕРАЦИОННЫЙ АВТОМАТ, СХЕМА ПРОГРАММЫ, ПЛАВАЮЩАЯ ЗАПЯТАЯ, ХАРАКТЕРИСТИКА, ВТОРОЙ СПОСОБ ДЕЛЕНИЯ, СЛОЖЕНИЕ МОДУЛЕЙ, ИНКРЕМЕНТ, ЛОГИЧЕСКИЕ ОПЕРАЦИИ.

Объект исследования и разработки - операционная часть арифметико-логического устройства.

Цель работы – разработка арифметико-логического устройства с минимальными аппаратурными затратами при приемлемом быстродействии.

Разработана операционная часть арифметико-логического устройства для выполнения операции деления, сложения модулей, инкремента, логических операций «ИЛИ» и сложения по модулю два над операндами, представленными в прямом коде в форме плавающей запятой с характеристикой, размерность операндов 32 разряда.

Содержание

Изм.

Лист

№ докум.

Подпись

Дата

Лист

1

ТПЖА.090301.063 ПЗ

Разраб.

Дубайлов К.Н.

Провер.

Клюкин В.Л.

Реценз.

Н. Контр.

Утверд.

Разработка операционной части арифметико-логического устройства

Лит.

Листов

N

Кафедра ЭВМ

Группа ИВТ-31

[Введение 5](#_Toc467857049)

[1 Постановка задачи 6](#_Toc467857050)

[2 Операция деления 7](#_Toc467857051)

[2.1 Описание алгоритма деления чисел 7](#_Toc467857052)

[2.2 Численные примеры 7](#_Toc467857053)

[2.3 Операционное устройство 7](#_Toc467857054)

[2.4 ГСА деления чисел 7](#_Toc467857055)

[3 Операция сложения модулей 8](#_Toc467857056)

[3.1 Описание алгоритма сложения модулей чисел 8](#_Toc467857057)

[3.2 Численные примеры 8](#_Toc467857058)

[3.3 Операционное устройство сложения модулей 8](#_Toc467857059)

[3.4 ГСА сложения модулей 8](#_Toc467857060)

[4 Операция инкремента 9](#_Toc467857061)

[4.1 Описание алгоритма инкремента числа 9](#_Toc467857062)

[4.2 Численные примеры 9](#_Toc467857063)

[4.3 Операционное устройство инкремента числа 9](#_Toc467857064)

[4.4 ГСА инкремента числа 9](#_Toc467857065)

[5 Операция логического ИЛИ 10](#_Toc467857066)

[5.1 Описание алгоритма логического ИЛИ 10](#_Toc467857067)

[5.2 Численные примеры 10](#_Toc467857068)

[5.4 ГСА логического ИЛИ 10](#_Toc467857069)

[6 Операция логического XOR 11](#_Toc467857070)

[6.1 Описание алгоритма логического XOR 11](#_Toc467857071)

[6.2 Численные примеры 11](#_Toc467857072)

[6.3 Операционное устройство логического XOR 11](#_Toc467857073)

[6.4 ГСА логического XOR 11](#_Toc467857074)

[7 Разработка объединенной функциональной схемы 12](#_Toc467857075)

[8 Разработка объединенной граф-схемы алгоритма 12](#_Toc467857076)

[9 Разработка принципиальной схемы операционной части арифметико-логического устройства 12](#_Toc467857077)

# Введение

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

1 Постановка задачи

Разработать операционную часть арифметико-логического устройства, которое должно выполнять следующие операции:

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

* Деление чисел (второй способ, без восстановления остатков);
* Сложение чисел;
* Инкремент;
* Логическое ИЛИ;
* Логическое XOR;

Числа поступают в формате с ПЗ с характеристиками в прямом коде.

АЛУ выдает следующие признаки:

* Знак результата
* Равенство нулю результата
* ПРС
* Перенос из старшего разряда
* Деление на ноль

2 Операция деления

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

2.1 Описание алгоритма деления чисел

1. считать делитель. Если делитель равен нулю, то прекратить операцию (деление на ноль);
2. считать делимое. Если делимое равно нулю, то результат операции равен нулю. Завершить операцию;
3. определить знак частного путём сложения по модулю 2 обоих знаковых разрядов операндов. Далее используются модули делимого и делителя;
4. определить характеристику частного вычитанием характеристики делителя из характеристики делимого, вычитание заменить на сложение в ДК;

при сложении характеристик возможны следующие случаи:

* при сложении двух характеристик, старший бит которых равен 0 – получилось характеристика со старшим битом 1, это обозначает, что произошло ПМР. В этом случае деление следует прекратить и выдать в качестве результата - ноль, если же характеристика частного равна 11…11 то это обозначает, что произошла временная ПМР, её появление следует зафиксировать и продолжить деление;
* при сложении двух характеристик, старший бит которых равен 1 – получилось характеристика со старшим битом 0, это обозначает, что произошло ПРС. В этом случае деление следует прекратить и зафиксировать появление ПРС;

1. вычесть из делимого делитель путем сложения в ОК;
2. проанализировать знак остатка после первого вычитания:

* если остаток положителен, то следует денормализовать мантиссу делимого сдвигом ее на один разряд вправо, увеличить на единицу характеристику частного и вернуться к пункту 5 алгоритма и если была зафиксирована временная ПМР, то она устраниться. (При увеличении характеристики возможно появление единицы переноса из старшего разряда характеристики, что обозначает появление ПРС, в этом случае деление следует прекратить и зафиксировать появление ПРС);
* если остаток отрицателен, то в частное занести 0 и перейти к пункту 5 (если была зафиксирована временная ПМР, то деление следует прекратить и выдать в качестве результата - ноль);

Изм.

Лист

№ докум.

Подпись

Дата

Лист

7

ТПЖА.090301.063 ПЗ

1. выполнить сдвиги: регистр делителя вправо, регистр частного влево;
2. если до сдвига остаток был положителен, то вычесть из остатка делитель, если был отрицателен – прибавить к остатку делитель:
3. если вновь полученный остаток положителен, то в очередной разряд частного занести 1, в противном случае 0;
4. выполнить пункты 6-9 алгоритма n раз.
5. мантиссе частного присвоить знак, определенный в пункте 4 алгоритма.
6. выдать ответ.

*Примечание:*

При замене вычитания двоичных чисел на сложение в обратном коде перенос единицы из знакового разряда будет производиться в младший разряд в следующем такте вычитания.

2.2 Численные примеры

2.2.1Делитель равен нулю;

Изм.

Лист

№ докум.

Подпись

Дата

Лист

7

ТПЖА.090301.063 ПЗ

Исходные данные:

Мантисса делимого 10001;

Мантисса делителя 00000.

Решение

1) Данные считаны

2) Делитель равен нулю, процесс деления прекращен.

2.2.2 Делимое равно нулю;

Исходные данные:

Мантисса делимого 0000;

Мантисса делителя 01100.

Решение

1) Данные считаны.

2) Делитель не равен нулю.

3) Делимое равно нулю, процесс деления прекращен.

2.2.3 ПРС при вычитании характеристик;

Исходные данные:

Характеристика делимого 1101

Характеристика делителя 0011

1101

+1100

(1)1001

+0001

1010

+1000

(1)0010

+0001

0011

При сложении двух характеристик со старшим битом 1 – получилась характеристика со старшим битом - 0, это обозначает, что произошло ПРС. В этом случае деление следует прекратить и зафиксировать появление ПРС.

2.2.4 ПМР при вычитании характеристик;

Исходные данные:

Характеристика делимого 0001

Изм.

Лист

№ докум.

Подпись

Дата

Лист

9

ТПЖА.090301.063 ПЗ

Характеристика делителя 1110

0001

+0001

0010

+1000

1010

При сложении двух характеристик со старшим битом 0 – получилась характеристика со старшим битом - 1, это обозначает, что произошло ПМР. В этом случае деление следует прекратить и выдать в качестве результата - ноль.

2.2.5 Штатная ситуация;

Исходные данные (делимое: 27 ;делитель: -3,625 ;)

Знак:

Делимое 0

Делитель 1

Мантиссы:

Делимое 11011

Делитель 11101

Характеристики:

Делимое 1101

Делитель 1010

1) Данные считаны.

2) Делитель не равен нулю

3) Делимое не равно нулю

4) Знак частного 0 xor 1=1

5) Вычитание характеристик

1101

+0101

(1)0010

+0001

Изм.

Лист

№ докум.

Подпись

Дата

Лист

10

ТПЖА.090301.063 ПЗ

0011

+1000

1011

|  |  |  |  |
| --- | --- | --- | --- |
| Частное | Делитель | Делимое(остатки) | Комментарий |
| 0,00000  0,0000**0**  0,000**01**  0,00**011**  0,0**0111**  0,**01110**  **0,11101** | 0,11101 00000  0,01110 10000  0,00111 01000  0,00011 10100  0,00001 11010  0,00000 11101 | 0,11011 00000  1,00010 11111  **1**,11101 11111  0,01110 10000  (1)0,01100 01111  0,00000 00001  **0**,01100 10000  1,11000 10111  (1)0,00101 00111  0,00000 00001  **0**,00101 01000  1,11100 01011  (1)0,00001 10011  0,00000 00001  **0**,00001 10100  1,11110 00101  **1**,11111 11001  0,00000 11101  **0**,00000 10110 | Вычитание  Сдвиг  Сложение  Сдвиг  Вычитание  Сдвиг  Вычитание  Сдвиг  Вычитание  Сдвиг  Сложение  Сдвиг |

Результат: -7,25

Проверка 27/-3,625=-7,448

2.2.6 Временная ПМР (устранимая).

Исходные данные (делимое: 0,03027 ;делитель: 8 ;)

Изм.

Лист

№ докум.

Подпись

Дата

Лист

11

ТПЖА.090301.063 ПЗ

Знак:

Делимое 1

Делитель 1

Мантиссы:

Делимое 11111

Делитель 10000

Характеристики:

Делимое 0011

Делитель 1100

1) Данные считаны.

2) Делитель не равен нулю

3) Делимое не равно нулю

4) Знак частного 1 xor 1=0

5) Вычитание характеристик

0001

+0011

0110

+1000

1110

|  |  |  |  |
| --- | --- | --- | --- |
| Частное | Делитель | Делимое(остатки) | Комментарий |
| 0,00000  0,0000**0**  0,000**01**  0,00**011**  0,0**0111**  0,**01111**  **0,11110** | 0,10000 00000  0,10000 00000  0,01000 00000  0,00100 00000  0,00010 00000  0,00001 00000  0,00000 10000 | 0,11111 00000  1,01111 11111  (1)0,01110 11111  0,00000 00001  0,01111 00000  0,01111 10000  1,01111 11111  **1**,11111 01111  0,01000 00000  (1)0,00111 01111  0,00000 00001  **0**,00111 10000  1,11011 11111  (1)0,00011 01111  0,00000 00001  **0**,00011 10000  1,11101 11111  (1)0,00001 01111  0,00000 00001  **0**,00001 10000  1,11110 11111  (1)0,00000 01111  0,00000 00001  **0**,00000 10000  1,11111 01111  **1**,11111 11111 | Вычитание  ПРС, денормализация мантиссы делителя, временная ПМР устранена  Хар-ка р-та=0000  Вычитание  Сдвиг  Сложение  Сдвиг  Вычитание  Сдвиг  Вычитание  Сдвиг  Вычитание  Сдвиг  Вычитание  Сдвиг |

Результат = 0,00366

Проверка 0,03027/8=0,00378

2.2.7 Временная ПМР (неустранимая).

Изм.

Лист

№ докум.

Подпись

Дата

Лист

12

ТПЖА.090301.063 ПЗ

Исходные данные

Знак:

Делимое 0

Делитель 1

Мантиссы:

Делимое 10000

Делитель 11001

Характеристики:

Делимое 0010

Делитель 1011

1) Данные считаны.

2) Делитель не равен нулю

3) Делимое не равно нулю

4) Знак частного 0 xor 1=1

5) Вычитание характеристик

0010

+0100

0110

+1000

1110

Произошла временная ПМР

Изм.

Лист

№ докум.

Подпись

Дата

Лист

13

ТПЖА.090301.063 ПЗ

|  |  |  |  |
| --- | --- | --- | --- |
| Частное | Делитель | Делимое(остатки) | Комментарий |
| 0,00000 | 0,11001 00000 | 0,10000 00000  1,00110 11111  1,10110 11111 | Вычитание  Денормализация не произошла -> произошла ПМР |

Результат = 0

2.3 Операционное устройство

Операционный автомат должен содержать следующие элементы:

1. 8-разрядный несдвиговый регистра RG1 для хранения характеристики делимого;
2. два 23-разрядных сдвиговых (вправо) регистра: RG2 для хранения делителя и RG3 для хранения делимого (остатков);
3. 23-разрядный сдвиговый (влево) регистр: RG4 для хранения частного;
4. 8 D-триггеров: T1 для хранения признака нуля;T2 для хранения знака результата; T3 для переноса из старшего разряда; T4 для хранения признака ПРС; T5 для хранения признака деления на ноль;T6 для хранения знака делимого; Т7 для хранения старшего бита характеристики делимого; Т8 для хранения единицы переноса при сложении мантисс;
5. 2-входовой элемент "XOR" и 2-входовой элемент "AND" для формирования знака частного;
6. 7-разрядный управляемый инвертор для формирования ОК характеристики делителя при вычислении характеристики частного;
7. 8-разрядный счетчик для хранения характеристики частного;

Изм.

Лист

№ докум.

Подпись

Дата

Лист

13

ТПЖА.090301.063 ПЗ

1. 8-разрядный элемент «AND» и 2-входовой элемент "AND" для формирования признака временного ПМР
2. 8-разрядный счетчик для подсчета количества тактов деления;
3. 23-разрядный управляемый инвертор для формирования ОК при вычитании мантисс;
4. два 2-входовых элементов "AND" и два элемента «NOT» для формирования признака ПРС;
5. два 2-входовых элементов "AND" и два элемента «NOT» для формирования признака ПМР;

Операнды разрядностью 32 бита поступают по входной шине в прямом коде в операционное устройство, результат в прямом коде выдаётся на выходную шину. Первым в операционное устройство подаётся делимое, знак которого записывается в триггер T6, характеристика делимого в регистр RG1, мантисса делимого в регистр RG2, так же запоминается старший бит характеристики делимого (для проверок на ПРС и ПМР). Во втором такте происходит перезапись содержимого RG1 в счетчик CT1, содержимое RG2 в регистр RG3. Делитель поступает на третьем такте, характеристика которого записывается в регистр RG1, мантисса делителя в регистр RG2. Далее происходит проверка делимого и делителя на ноль. В том случае, если делитель и делимое не равно происходит вычисление характеристики частного, в противном случае операция деления прекращается. После того, как характеристика частного была сформирована происходит проверка на ПРС, ПМР, временную ПМР. При возникновении ПМР и ПРС деление прекращается, иначе деление продолжается. Выполняется первое вычитание, входе которого могут возникнуть необходимость нормализации мантиссу делимого. Далее n-раз происходит процесс вычитания или сложения (в зависимости от старшего бита остатков).

Изм.

Лист

№ докум.

Подпись

Дата

Лист

16

ТПЖА.090301.063 ПЗ

Управляющий автомата подаёт в операционный автомат сигналы, реализующие следующие микрооперации:

* y1- знак делимого в T6; запись старшего бита характеристики в Т7; обнуление СТ1, RG3, T8; запись константы в СТ2;
* y2- запись мантиссы и характеристики в rg2 и rg1;запись в T2;
* y3 – запись в CT1;
* y4 – запись в rg3 и Т8;
* y5 – запись в Т2, T5;
* y6 – инвертирование RG1;
* y7 – занесение 1..1 в RG4;
* y8 – инвертирование RG2;
* y9 – увеличение СТ1 на 1;
* y10 – сдвиг RG3;
* y11 – запись в T4;
* y12 – сдвиг RG4 и RG2;
* y13 – выдача результата; запись в T3;

Операционный автомат формирует и передаёт управляющему устройству следующие сигналы:

* x- подача данных на шину
* P1 – деление на ноль
* P2 – инверсия старшего бита делимого(остатков)
* P3 – ПРС
* P4 – временная ПМР
* P5 – истинная ПМР
* P6 – конец выполнения деления (сигнал со счетчика)

Изм.

Лист

№ докум.

Подпись

Дата

Лист

16

ТПЖА.090301.063 ПЗ

* Z – выдача результата

Функциональная схема ОА приведена в приложении А.

2.4 ГСА деления чисел

ГСА деления чисел представлена в приложении Б

3 Операция сложения модулей

3.1 Описание алгоритма сложения модулей чисел

Алгоритм сложения модулей:

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

1. считать первый операнд
2. считать второй операнд
3. выравнивание характеристик (мантисса, операнда с меньшей характеристикой, сдвигается вправо на разницу между характеристиками операндов)
4. модули операндов складываются (в ходе сложения может появится единица переноса, в этом случае необходимо мантиссу результата сдвинуть вправо, в старший разряд занести 1 и характеристику результата увеличить на единицу)
5. выдача результата

3.2 Численные примеры

3.2.1 Штатная ситуация

Исходные данные

А=5,125

В=1,25

|  |  |  |  |
| --- | --- | --- | --- |
|  | знак | характеристика | мантисса |
| А | 0 | 10011 | 101001 |
| В | 0 | 10001 | 101000 |

Выравнивание характеристик

|  |  |  |  |
| --- | --- | --- | --- |
|  | знак | характеристика | мантисса |
| А | 0 | 10011 | 101001 |
| В | 0 | 10011 | 001010 |

Результат сложения 110011

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

А+В =6.325

3.2.2 ПРС при увеличении характеристики

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

Исходные данные

А=82

В=104

|  |  |  |  |
| --- | --- | --- | --- |
|  | знак | характеристика | мантисса |
| А | 0 | 1111 | 10101 |
| В | 0 | 1111 | 11010 |

Выравнивание характеристик не нужно

Результат сложения (1)01111

Возникла ситуация ПРС, т.к. появилась единица переноса и в результате увеличения характеристики результата на единицу характеристика стала равна 0..0.

3.3 Операционное устройство сложения модулей

Операционное устройство состоит из следующих элементов:

1. два сдвиговых (вправо) 23-разрядный регистров RG1 и RG2 для хранения мантисс операндов;
2. 23-разрядный сумматор;
3. два 8-разрядных счетчиков для хранения характеристик операндов;
4. 8-разрядный компаратор для сравнивания характеристик операндов;
5. 5 D-триггеров: T1 для хранения признака нуля;T2 для хранения знака результата; T3 для переноса из старшего разряда; T4 для хранения признака ПРС; T5 для хранения признака деления на ноль;

Операнды разрядностью 32 бита поступают по входной шине в прямом коде в операционное устройство, результат в прямом коде выдаётся на выходную шину. Мантиссы операндов записываются в регистры RG1 и RG2, а характеристики операндов в счетчики CT1 и CT2. С помощью компаратора, сравниваются характеристики операндов, и мантисса операнда с наименьшей характеристикой сдвигается вправо, наименьшая характеристика увеличивается на единицу, это происходит до тех пор, пока характеристики не будут равны. Далее выполняется сложение модулей

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

Управляющий автомата подаёт в операционный автомат сигналы, реализующие следующие микрооперации:

* y0- сброс регистра RG2; запись в триггер Т5; запись в счетчик СТ1;
* y1- запись в регистр RG1;
* y2- запись в регистр RG2;
* y3 – запись в CT2;
* y4 – увеличение СТ2 на 1;
* y5 – увеличение СТ1 на 1;
* y6 – сдвиг RG2;
* y7 – сдвиг RG1;
* y8 – единица при сдвиге;
* y9 – запись в Т4;
* y10 – выдача результата; запись в Т1, Т3;

Операционный автомат формирует и передаёт управляющему устройству следующие сигналы:

* x- подача данных на шину
* P0 – перенос с сумматора
* P1 – первая характеристика больше
* P2 – равенство характеристик

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

* P3 – первая характеристика меньше
* Z – выдача результата

Функциональная схема ОА приведена в приложении В.

3.4 ГСА сложения модулей

ГСА сложения модулей представлена в приложении Г.

4 Операция инкремента

4.1 Описание алгоритма инкремента числа

4.2 Численные примеры

4.3 Операционное устройство инкремента числа

4.4 ГСА инкремента числа

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

5 Операция логического ИЛИ

5.1 Описание алгоритма логического ИЛИ

1) Считать первый операнд

2) Считать второй операнд

3) Вычислить результат с помощью КС ИЛИ

4) Выдать результат

5.2 Численные примеры

Первый операнд 0 1001 10010

Второй операнд 0 1001 10111

10010 |10111 = 10111

Результат 0 1001 10111

5.3 Операционное устройство логического ИЛИ

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

Для выполнения данной операции необходимо, чтобы в ОУ входили следующие элементы:

* Не сдвиговый восьмиразрядный регистр RG1 для хранения характеристики результата;
* Два не сдвиговых 24-разрядных регистра: RG2 для хранения мантиссы и знака первого операнда; RG3 для хранения мантиссы и знака второго операнда;
* 24 разрядная схема «ИЛИ»
* 5 D – триггеров: T1 - для признака нулевого результата; T2 – для знака результат; T3 -для переноса из старшего разряда; T4 – для признака ПРС; T5-для признака деления на ноль
* 32 – разрядный буфер-усилитель

Операнды разрядностью 32 бита поступают по входной шине в прямом коде в операционное устройство. Характеристика записывается в RG1. В RG2 заносится мантисса со знаком первого операнда, после выполнения первого такта первый операнд перезаписывается в регистр RG3. После перезаписи первого операнда, второй операнд записывается в регистр RG2. Далее выполняется операция побитового «ИЛИ», результат которой записывается в регистр RG3. После выполнения операции «ИЛИ» выполняется фиксация флагов результата и выдача его на выходную шину через усилитель-формирователь.

Операционный автомат не формирует осведомительные сигналы.

Управляющий автомата подаёт в операционный автомат сигналы, реализующие следующие микрооперации:

* y0 – запись в RG1, сброс RG2, запись в триггеры T2, T3, T4;

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

* y1 – запись в регистр RG2;
* y2 – запись в регистр RG3;
* y3 – выдача результата на шину, запись в триггер T1.

Функциональная схема логического «ИЛИ» представлена в приложении И.

5.4 ГСА логического ИЛИ

ГСА логического «ИЛИ» представлена в приложении К.

6 Операция логического XOR

6.1 Описание алгоритма логического XOR

1) Считать первый операнд

2) Считать второй операнд

3) Вычислить результат с помощью КС XOR

4) Произвести нормализацию результата (если это необходимо)

5) Выдать результат

6.2 Численные примеры

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

Первый операнд 0 1001 10010

Второй операнд 0 1001 10111

10010 xor 10111 = 00010

Результат 0 0110 10000

6.3 Операционное устройство логического XOR

Для выполнения данной операции необходимо, чтобы в ОУ входили следующие элементы:

* восьмиразрядный счетчик СT1 для характеристики результата;
* не сдвиговый 24-разрядный регистр RG1 для хранения мантиссы и знака первого операнда;
* сдвиговый (влево) 24-разрядный регистр RG2 для хранения мантиссы и знака второго операнда;
* 24 разрядная схема «XOR»
* 5 D – триггеров: T1 - для признака нулевого результата; T2 – для знака результат; T3 -для переноса из старшего разряда; T4 – для признака ПРС; T5-для признака деления на ноль
* 23- разрядная схема проверки на ноль
* 32 – разрядный буфер-усилитель

Операнды разрядностью 32 бита поступают по входной шине в прямом коде в операционное устройство, результат в прямом коде выдаётся на выходную шину. Мантиссы операндов со знаком записываются в регистры RG1 и RG2. Характеристика результата записана в счетчик CT1. Далее выполняется операция «XOR». После выполнения операции выполняется фиксация флагов результата и выдача его на выходную шину через усилитель-формирователь.

Операционный автомат формирует следующие осведомительные сигналы:

* P0 – старший бит мантиссы результата;
* P1 – результата равен нулю;
* P2 – характеристика равна нулю.

Управляющий автомата подаёт в операционный автомат сигналы, реализующие следующие микрооперации:

* y0 – запись в CT1; запись в триггеры T3, T4, T5;
* y1 – запись в регистр RG1;
* y2 – сброс RG2;
* y3 – запись в регистр RG2;
* y4 – запись в триггер T2;
* y5 – запись в триггер T1;
* y6 – сдвиг RG2;
* y7 – увеличение CT1 на единицу;
* y8 – сброс Т2;
* y9 – выдача результа.

Функциональная схема логического «XOR» представлена в приложении Л.

6.4 ГСА логического XOR

ГСА логического «XOR» представлена в приложении M.

7 Разработка объединенной функциональной схемы

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

Операционное устройство объединенной функциональной схемы состоит из следующих элементов:

1. три 23-разрядных регистров для хранения мантисс операндов: сдвиговый (вправо) RG1; реверсивный RG2; сдвиговый (влево) RG3;
2. 23-разрядное АЛУ;
3. Два мультиплексора: восьмиразрядный MS1 для выбора характеристики операнда; 23-разрядный MS2 для выбора мантиссы результата;
4. Два восьмиразрядных счетчика CT1 и CT2 для хранения характеристики операндов;
5. Восьмиразрядный компаратор для сравнения характеристик;
6. 7-разрядный управляемый инвертор;
7. Восьмиразрядный сумматор SM1 для вычитания характеристик;
8. 7 триггеров: T1 для хранения признака нуля; T2 для хранения знака результата; T3 для переноса из старшего разряда; T4 для хранения признака ПРС; T5 для хранения признака деления на ноль; T6 для хранения старшего бита характеристики операнда; T7 для хранения переноса с АЛУ;
9. 4 элемента двухразрядного «И», 3 элемента двухразрядного «ИЛИ», два инвертора, 1 элемент «XOR» для формирования знака результата;
10. 4 элемента двухразрядного «И»,8-разрядный элемент «И»,4 инвертора для формирования признаков ПРС, ПМР, временной ПМР;

Операнды разрядностью 32 бита поступают по входной шине в прямом коде в операционное устройство, результат в прямом коде выдаётся на выходную шину.

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

Управляющий автомата подаёт в операционный автомат сигналы, реализующие следующие микрооперации:

* y0- запись в регистр RG1; запись в счетчик СТ1;
* y1- сброс СТ2;
* y2- сброс RG2;
* y3 – запись в T2;
* y4 – запись в Т6;
* y5 – сброс Т1;
* y6 – сброс Т3;
* y7 – сброс T4;
* y8 – сброс Т5;
* y9 – выбор источника знака;
* y10 – запись в 1..1 в RG3;
* y11 – сброс Т7;
* y12 – запись в СТ2;
* y13 –;
* y14 –;
* y15 – инвертирование СТ1;
* y16 – выбор источника переноса;
* y17 – увеличение СТ2 на 1;
* y18 – сдвиг RG2 вправо на один разряд;
* y19 – увеличение СТ1 на 1;
* y20 – сдвиг RG1 вправо на один разряд;
* y21 –выбор источника мантиссы результата;
* y22 – запись в регистр RG2;
* y23 – выбор операции на АЛУ «ИЛИ»;
* y24 – выбор операции на АЛУ «XOR»;;
* y25 –сброс регистра RG1 и СТ2;
* y26 – сдвиг регистра RG2 влево;
* y27 – уменьшение СТ2 на 1;
* y28 – выбор операции на АЛУ «сложения»;
* y29 –запись переноса с АЛУ в триггер T7;
* y30 – единица при сдвиге;
* y31 –;
* y32 –;
* y33 –;
* y34 –;
* y35 –;
* y36 –;
* y37 –;
* y38 –;
* y39 –сброс RG3;
* y40 – выдача результата;

Операционный автомат формирует и передаёт управляющему устройству следующие сигналы:

* x- подача данных на шину
* P0 – перенос с сумматора
* P1 – первая характеристика больше
* P2 – равенство характеристик

Изм.

Лист

№ докум.

Подпись

Дата

Лист

4

ТПЖА.090301.063 ПЗ

* P3 – первая характеристика меньше
* Z – выдача результата

Функциональная схема ОА приведена в приложении В.

8 Разработка объединенной граф-схемы алгоритма

В соответствии с выше описанным алгоритмом разработана ГСА для управления ОЧ АЛУ. При разработке ГСА учитывается КОП (поступающий из ЦУУ), в соответствии с КОП происходит переход к определенной ветви ГСА, отвечающей за выполнение одной из операций.

Разработанная ГСА представлена в приложении Б.

9 Разработка принципиальной схемы операционной части арифметико-логического устройства

10 Расчет потребляемой мощности

11 Расчет фильтров питания

12 Расчет сопротивлений

13 Разработка тактового генератора, расчет быстродействия

13.1 Расчет длительность такта

13.2 Разработка тактового генератора

13.3 Расчет быстродействия

Заключение

Список используемой литературы

Приложение А

Изм.

Лист

№ докум.

Подпись

Дата

Лист

47

ТПЖА.090301.063 ПЗ

(обязательное)

Схема операционного автомата деления



Приложение Б

(обязательное)

Изм.

Лист

№ докум.

Подпись

Дата

Лист

48

ТПЖА.090301.063 ПЗ

Содержательная граф-схема алгоритма деления





Изм.

Лист

№ докум.

Подпись

Дата

Лист

48

ТПЖА.090301.063 ПЗ

Приложение В

Изм.

Лист

№ докум.

Подпись

Дата

Лист

47

ТПЖА.090301.063 ПЗ

(обязательное)

Схема операционного автомата сложения модулей



Приложение Г

(обязательное)

Изм.

Лист

№ докум.

Подпись

Дата

Лист

48

ТПЖА.090301.063 ПЗ

Содержательная граф-схема алгоритма сложения модулей



Приложение Д

Изм.

Лист

№ докум.

Подпись

Дата

Лист

47

ТПЖА.090301.063 ПЗ

(обязательное)

Схема операционного автомата инкремента



Приложение Е

(обязательное)

Изм.

Лист

№ докум.

Подпись

Дата

Лист

48

ТПЖА.090301.063 ПЗ

Содержательная граф-схема алгоритма инкремента



Приложение И

Изм.

Лист

№ докум.

Подпись

Дата

Лист

47

ТПЖА.090301.063 ПЗ

(обязательное)

Схема операционного автомата логического «ИЛИ»



Приложение К

(обязательное)

Изм.

Лист

№ докум.

Подпись

Дата

Лист

48

ТПЖА.090301.063 ПЗ

Содержательная граф-схема алгоритма логического ИЛИ



Приложение Л

Изм.

Лист

№ докум.

Подпись

Дата

Лист

47

ТПЖА.090301.063 ПЗ

(обязательное)

Схема операционного автомата логического «XOR»



Приложение М

(обязательное)

Изм.

Лист

№ докум.

Подпись

Дата

Лист

48

ТПЖА.090301.063 ПЗ

Содержательная граф-схема алгоритма логического XOR

